

УДК 004.383.3

В.А.Романчук

**РАЗРАБОТКА АЛГОРИТМИЧЕСКОГО И ПРОГРАММНОГО  
ОБЕСПЕЧЕНИЯ КОНТРОЛЯ ФУНКЦИОНИРОВАНИЯ  
СЛОЖНЫХ, РАСПРЕДЕЛЕННЫХ И ОБЛАЧНЫХ СИСТЕМ НА  
БАЗЕ НЕЙРОПРОЦЕССОРОВ**

*Рязанский государственный университет имени С.А.Есенина*

*Рассматриваются вопросы разработки алгоритмического и программного обеспечения для контроля функционирования многопроцессорных параллельных вычислительных системам распределенного и облачного типа на базе концептуально нового поколения вычислительной техники - нейрокомпьютеров. Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 14-07-00261 а.*

**Ключевые слова:** нейропроцессорная система, распределенная система, облачная система, контроль, нейропроцессор.

**Введение**

В настоящее время нейрокомпьютерная технология является одним из наиболее быстроразвивающихся разделов вычислительной техники и новым - "интеллектуальным" этапом ее развития. Использование нейропроцессоров позволяет при решении некоторых задач повысить скорость обработки до 2048 раз, а энергоэффективность до 100 раз. Но для дальнейшего развития в этой области существует ряд проблем, одной из которых является небольшая частота нейрочипов (30-150 МГц). Для ее решения одним из лучших методов является использование многопроцессорных архитектур, для которых практически отсутствует математическое, алгоритмическое и программное обеспечение различного назначения, в том числе и для контроля их функционирования [1,2].

Цель работы: разработка алгоритмического обеспечения и программных средств контроля функционирования вычислительных систем различного типа на базе нейропроцессоров.

**Теоретические и практические исследования**

Для решения поставленных задач будем рассматривать пример использования нейропроцессора семейства NM640x, разрабатываемые НТЦ "Модуль" в качестве вычислительного узла системы.

Для решения задачи контроля функционирования предлагается методика подключения и работы с удаленными нейропроцессорными устройствами (рисунок 1). Операции "Запрос статуса" и "Получение статуса" являются необязательными и используются в случае отсутствия сигналов от какого-либо процессора или подозрительных результатов выполнения операции.



Рисунок 1 - Схема подключения и работы с удаленными нейропроцессорными устройствами

Далее работа происходит с результатом операции "Запрос статуса". Для получения статуса нейропроцессора может быть использована функция `PL_GetStatus` для `host`-блока, находящаяся в библиотеке `mc431load.dll` для платы `MC4.31` или `EMULOAD.DLL` для эмулятора нейропроцессора.

Для обеспечения контроля вычислительной системы на базе нейропроцессора реализован блок контроля над всеми нейропроцессорными модулями.

Функциональными возможностями модуля являются:

1. Передача данных другому нейропроцессору при отказе одного из процессорного модулей.
2. Включение в режиме "горячей замены" восстановленного нейропроцессорного модуля.
3. Обеспечение синхронизации в системе.

Для получения информации о том или ином нейропроцессорном модуле используется регистр процессор `pswr`. Регистр `pswr` (слово состояния) входит в блок регистров управления состоянием процессора. После системного сброса он переходит в нулевое состояние. Он состоит из нескольких полей, каждое из которых доступно по чтению и записи.

Для обеспечения задач синхронизации, остановки и включения нейропроцессорных модулей реализованы следующие функции [3].

1. Функции, определяющие режим доступа процессора к памяти по внешним шинам при работе с общей памятью. Общей называется память, доступ к которой имеют два и более процессоров: разрешение/запрещение передачи контроля над глобальной/локальной шиной внешнему устройству при запросе от него;

2. Функции, определяющие режим работы внешнего вывода TIMER: разрешение/запрещение выдачи сигнала на внешний вывод (ножку) TIMER процессора.

3. Функции, определяющие режимы работы первого коммуникационного порта процессора: инициализация канала ввода порта 1, осуществляется программно или по первому принятому слову; разрешение/запрещение приема данных через порт 1.

4. Функции, определяющие режимы работы первого коммуникационного порта процессора: инициализация канала ввода порта 0 и разрешение/запрещение передачи данных через порт 1.

5. Функции, определяющие режимы работы нулевого коммуникационного порта процессора: аналогично работе с портом 1.

6. Функции управления работой таймера T0 нейропроцессора: определение режима работы таймера T0; запрещение/разрешение работы таймера T0.

7. Функции управления работой таймера T1 нейропроцессора: аналогично работе с таймером T0;

8. Функции управления очисткой буферов AFIFO и WFIFO: разрешения/запрещения очистки WFIFO и/или AFIFO.

9. Функции для маскирования или снятия маски с прерываний процессора: установка/снятие маски прерывания от таймера  $t_0$ ; установка/снятие маски прерывания по переполнению при выполнении арифметической операции, заданной скалярной командой; установка/снятие маски прерывания по запрещенной векторной команде; установка/снятие маски прерывания по внешнему прерыванию; установка/снятие маски прерывания по завершению приема данных по коммуникационному порту 1; установка/снятие маски прерывания по завершению приема данных по коммуникационному порту 0; установка/снятие маски прерывания по завершению передачи данных по коммуникационному порту 1; установка/снятие маски прерывания по завершению передачи данных по коммуникационному порту 0; установка/снятие маски прерывания от таймера  $t_1$ ; установка/снятие маски пошагового прерывания.

10. Функции чтения флагов: признак знака - устанавливается в 1 всякий раз, когда результатом арифметической операции на скалярном процессоре является отрицательное число; признак нуля - устанавливается в 1 всякий раз, когда результатом арифметической операции на скалярном

процессоре является нулевое значение; признак переполнения - устанавливается в 1 всякий раз, когда в результате арифметической операции на скалярном процессоре возникло переполнение; признак переноса - устанавливается в 1 всякий раз, когда в результате арифметической операции на скалярном процессоре возник перенос.

Для изменения статуса нейропроцессора - его регистра pswr реализованы следующие функции: установка в единицу определенных битов регистра pswr; установка в ноль определенных битов регистра pswr.

На основе описанной методики подключения и работы с удаленными нейропроцессорными устройствами были разработаны алгоритмы и программные средства контроля функционирования параллельных вычислительных систем на базе нейропроцессоров (рисунок 2).

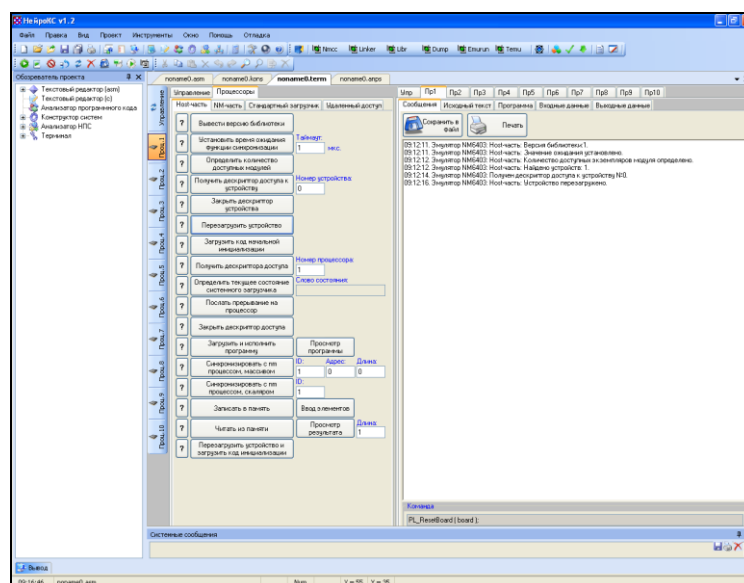


Рисунок 2 - Программные средства контроля функционирования вычислительной системы на базе нейропроцессоров

## Заключение

В результате работы были получены следующие результаты.

1. Предложены методика удаленного подключения к удаленным нейропроцессорным устройствам с возможностью получения статуса.
2. Предложена методика контроля функционирования нейропроцессорной системы с помощью анализа состояния каждого узла.
3. Предложены алгоритмы и программные средства контроля функционирования нейропроцессорной системы и каждого нейропроцессорного модуля.

## ЛИТЕРАТУРА

1. Галушкин А.И., Нейрокомпьютеры. Кн.3. М: ИПРЖР. 2000.
2. Комарцова Л.Г., Максимов А.В. Нейрокомпьютеры: Учеб.пособие для вузов. М.: Изд-во МГТУ им. Н.Э.Баумана, 2004. 400 с.
3. Ручкин В.Н., Романчук В.А., Фулин В.А., Пролыгина А.А. Экспертная система нечеткой кластеризации нейропроцессорных систем // Известия тульского государственного университета. Технические науки. 2014. Вып.6. С.162-167.
4. Романчук В.А. Оптимизация программных и аппаратных средств сложных вычислительных систем на базе нейропроцессоров // Моделирование, оптимизация и информационные технологии. 2015. №1(8) [Электронный ресурс]. URL: [http://moit.vivt.ru/wp-content/uploads/2015/03/Romanchuk\\_1\\_15\\_1.pdf](http://moit.vivt.ru/wp-content/uploads/2015/03/Romanchuk_1_15_1.pdf).
5. Романчук В.А., Ручкин В.Н. Алгоритмы анализа вычислительных структур на базе нейропроцессоров // Вестник РГРТУ. 2012. №2. Вып.40. С.60–66.
6. Романчук В.А., Ручкин В.Н. Оценка результатов моделирования вычислительных систем на базе нейропроцессоров // Известия тульского государственного университета. Технические науки. 2013. Вып.9-2 - С.194-203.
7. Романчук В.А., Лукашенко В.В. Разработка математической модели реструктуризуемого под классы задач, виртуализируемого кластера GRID-системы на базе нейропроцессоров // Вестник РГУ имени С.А.Есенина. 2014. №1(42). С. 177- 182.
8. Романчук В.А., Ручкин В.Н. Разработка алгоритмов определения вида структуры нейропроцессорной системы на основе описания связей ее элементов // Информатика и прикладная математика : межвуз. сб. науч. тр. 2011. Вып.17. С.106–109.
9. Романчук В.А. Разработка алгоритмов определения связей элементов вычислительной структуры на базе нейропроцессоров // Информатика и прикладная математика : межвуз. сб. науч. тр. 2011. – Вып.17. С.102–105.

V.A.Romanchuk

**DEVELOPMENT OF ALGORITHMIC AND SOFTWARE  
CONTROL OF COMPLEX, DISTRIBUTED, AND CLOUD SYSTEMS  
BASED NEUROPROCESSORS**

*Ryazan State University named for S.A.Yesenin*

*Reviewed the development of algorithmic and software for controlling the operation of a multiprocessor parallel computer systems, distributed and cloud type on the basis of conceptual new generation computing - neural computers. The reported study was funded by RFBR according to the research project № 14-07-00261 a.*

**Keywords:** neuroprocessor system, distributed system, cloud system, control, neuroprocessor.